

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-060192

(43)Date of publication of application : 15.03.1991

(51)Int.Cl.

H05K 3/46

(21)Application number : 01-195669

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 28.07.1989

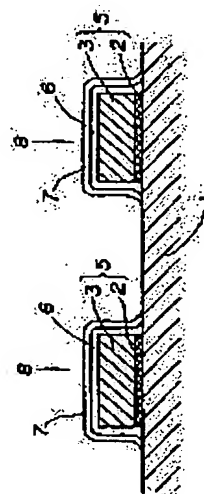
(72)Inventor : IIZUKA TOMIO  
SANKI SADAHIKO  
ONDA MAMORU

## (54) COPPER WIRED CERAMIC BOARD AND MANUFACTURE THEREOF

## (57)Abstract:

PURPOSE: To facilitate high integrating density of a circuit and reduction in package size by forming a copper conductive layer formed on a ceramic board by a depositing method of copper having specific purity.

CONSTITUTION: A chromium layer 2 and a copper layer 3 are deposited in vacuum on a board 1, a deposited metal layer 5 formed of the layers 2, 3 is etched to form a circuit pattern, and covered with a nickel layer 6 and a gold layer 7 by electroplating to form wiring leads 8. Ceramics used as the board includes, for example, alumina, mullite, magnesia, aluminum nitride, zirconia, silicon carbide, etc. The board 1 has a copper circuit layer 3 made of copper having purity of 99.9999% or more. Accordingly, copper having a purity of 99.9999% or more is used to deposit it. Before the copper is deposited, a layer consisting of one or more kinds of materials such as aluminum, titanium, zirconium, chromium, molybdenum, tungsten, nickel, etc., except copper are formed in advance as a base on the board 1 by depositing.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision  
of rejection][Kind of final disposal of application other  
than the examiner's decision of rejection  
or application converted registration]

[Date of final disposal for application]

[Patent number]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-60192

⑤ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

④ 公開 平成3年(1991)3月15日

H 05 K 3/46

H

7039-5E

審査請求 未請求 請求項の数 2 (全5頁)

⑬ 発明の名称 銅配線セラミック基板および製造方法

⑭ 特 願 平1-195669

⑮ 出 願 平1(1989)7月28日

⑯ 発 明 者 飯 塚 富 雄 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内

⑰ 発 明 者 参 木 貞 彦 茨城県土浦市木田余町3550番地 日立電線株式会社金属研究所内

⑱ 発 明 者 御 田 護 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内

⑲ 出 願 人 日立電線株式会社 東京都千代田区丸の内2丁目1番2号

⑳ 代 理 人 弁理士 平田 忠雄 外1名

明 細 書

1. 発明の名称

銅配線セラミック基板およびその製造方法

2. 特許請求の範囲

(1) セラミック基板の上に蒸着法により設けられた銅導電層が99.9999%以上の純度の銅から成ることを特徴とする銅配線セラミック基板。

(2) セラミック基板の上に蒸着法により銅導電層を形成し、該銅導電層に回路パターン形成後、電気めっき法により銅以外の金属の被膜または該金属を下地とする貴金属の被膜を施す銅配線セラミック基板の製造方法において、銅蒸着層を形成するための蒸着源として99.9999%以上の純度の銅を用いることを特徴とする銅配線セラミック基板の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は銅配線層を有するセラミック基板、特にセラミック基板上に銅配線を設けたピングリッ

ドアレイ(以下PGAと記す)、およびその製造方法に関する。

(従来の技術)

高密度実装が可能なICパッケージとして、PGA(ピングリッドアレイ)基板がある。高信頼性を必要とする用途のPGA基板には、セラミックの基板の上にアルミニウムの配線層を有するものが多く用いられていた。しかし最近、電子回路の高速化に対応するため、アルミニウムに代わり電気抵抗の小さい銅が用いられるようになった。例えば、アルミナ基板の上にクロム蒸着層と銅蒸着層を設け、その上にニッケルめっき層、金めっき層が順次形成された構造を有する。セラミック基板における銅配線層は一般に、蒸着法またはスパッタリング法により形成され、この目的には純度99.99%ないし99.9999%の銅が一般的に用いられていた。

(発明が解決しようとする課題)

蒸着法またはスパッタリング法により形成された上記のような銅配線層は、溶解鍛造加工により

得られた銅の層に比して緻密性において劣り、電気抵抗が高くなったり、配線間容量が増大する等の欠点があった。電気抵抗が増すと配線層の断面積を大きくする必要を生じ、回路の集積密度を低下させ、パッケージの小型化を困難にする。配線間容量が増大すると、伝送パルスの特性劣化をもたらす。

また蒸着法またはスパッタリング法により形成された上記のような銅配線層は、酸化性あるいは高温度の雰囲気下で、配線層のミクロボロシティ(微細空隙)に沿って酸化または腐食が進行するという問題もあった。

それ故本発明の目的は、蒸着法またはスパッタリングにより形成された電気抵抗が低い銅配線層を有し、回路の高い集積密度とパッケージの小型化を容易にした、P C A等の銅配線セラミック基板およびその製造方法を提供することである。

また本発明の他の目的は、蒸着法またはスパッタリングにより形成された電気抵抗が低い銅配線層を有し、配線間電気容量の小さい、従ってバル

ス伝送特性のすぐれたP C A等の銅配線セラミック基板およびその製造方法を提供することである。

本発明のさらに他の目的は、酸化性あるいは高温度の雰囲気下でも配線層の酸化または腐食を受けにくい銅配線層を有するP C A等の銅配線セラミック基板およびその製造方法を提供することである。

〔課題を解決するための手段〕

本発明では上記目的を達成するために、蒸着法により銅配線層を形成するための銅の純度を99.9999%以上にした。

本発明における銅蒸着層には、真空蒸着法のほかイオンブレーティング、クラスティオンビーム法、スパッタリング法等の物理的蒸着法(P V D)により形成された銅層を包含する。

本発明の銅配線セラミック基板は下記要素から成る。

#### (1)セラミック基板

基板として用いるセラミックは、アルミナ、ムライト、マグネシア、窒化アルミニウム、ジルコ

ニア、炭化珪素等のいずれでもよい。

#### (2)セラミック基板上に蒸着された銅層

本発明のセラミック基板(P C A等)は99.9999%以上の純度の銅から成る銅配線層を有することを特徴とする。この層は後述する蒸着法によって形成される。銅蒸着層には通常のフォトリソエッチングの方法により回路パターンが形成されて配線層となる。

配線層の銅の純度が99.9999%未満の場合に比し、銅の純度を99.9999%以上とすると、同じ断面積で電気抵抗が10%以上低くなる。そして線間容量も小さくなり、電気抵抗、線間容量ともばらつきが小さくなる。

配線層の厚さは普通1 $\mu$ mから20 $\mu$ m程度であり、3 $\mu$ mから10 $\mu$ mとすることが多い。

本発明の銅配線セラミック基板は、必要に応じて下記の要素を有してもよい。

#### (3)セラミック基板上に下地として設けられた銅以外の金属の層

銅を蒸着する前にセラミック基板上に予め下地

として銅以外の金属の層、例えばアルミニウム、チタン、ジルコニウム、クロム、モリブデン、タングステン、ニッケル等の1種または2種以上を蒸着により形成させてもよい。

#### (4)銅配線層の上に設けた絶縁層

上記(2)の銅配線層の上の少なくとも一部に、必要に応じセラミック、有機樹脂類等から成る絶縁層を設ける。絶縁層は電気抵抗が高く、誘電率が低く、耐熱性があることが望ましい。ポリイミド樹脂はこれらの特性を具えた好ましい材料である。絶縁層はさらにフォトリソエッチングによるパターン形成ができるような感光性を有する物質であることが好ましい。感光性ポリイミド樹脂はこの目的に適した好ましい材料である。ポリイミド樹脂および感光性ポリイミド樹脂については日経エレクトロニクス1984年8月27日号、149ページから159ページに記載がある。

#### (5) 銅配線層の上に設けた銅以外の金属の層

上記工程(2)で得られた銅配線層に、電気めっき法によりニッケル等の銅以外の金属のめっき、ま

たはこれを下地とする金、銀等の貴金属めっきを施してもよい。

銅以外の金属としてニッケル、コバルト、クロム、モリブデン、タングステン等を用いることができる。

ニッケル等の銅以外の金属のめっきの厚さは0.1ないし5 $\mu$ m程度、ニッケル等を下地としてめっきした上に施す金等のめっきの厚さは0.1ないし2 $\mu$ m程度である。

銅以外の金属層は、銅配線層の上に前記絶縁層を設けた後に、パターン形成により必要な部位に透孔(ビアホール)を作り、この部分で銅配線層に積層されてもよい。

本発明の銅配線セラミック基板の製造方法は下記工程から成る。

#### (1) セラミック基板に銅層を蒸着する工程

基板として用いるセラミックは、アルミナ、ムライト、マグネシア、窒化アルミニウム、ジルコニア、炭化珪素等のいずれでもよい。

本発明のセラミック基板(PGA等)は99.

9999%以上の純度の銅から成る銅配線層を有することを特徴とし、従って蒸着には純度99.9999%以上の銅を用いる。なおここで言う蒸着には前述のように真空蒸着法のほか、イオンプレーティング、クラスティオンビーム法、スパッタリング法等の物理的蒸着法(PVD)を包含する。

銅を蒸着する前にセラミック基板上に予め下地として銅以外の金属の層、例えばアルミニウム、チタン、ジルコニウム、クロム、モリブデン、タングステン、ニッケル等の1種または2種以上を蒸着により形成させてもよい。

蒸着層の厚さは普通1 $\mu$ mから20 $\mu$ m程度であり、3 $\mu$ mから10 $\mu$ mとすることが多い。

#### (2) フォトエッチングによる回路パターン形成

上記工程(1)で得られた銅蒸着層に、通常のフォトエッチングの方法により回路パターンを形成させる。

#### (作用)

本発明の、また本発明の方法により製造される、

セラミック基板上に99.9999%以上の純度の銅から成る銅配線層を有する銅配線セラミック基板は、銅配線層が蒸着法またはスパッタリングにより形成されても、銅配線層が緻密で、電気抵抗が低く、線間容量が小さい。また酸化性あるいは高温度の雰囲気下でも銅配線層が酸化または腐食を受けにくい。

配線層に高純度の銅を用いた本発明の配線基板において、配線層の電気抵抗が低く、線間容量が低いのは、欠陥の少ない緻密な銅蒸着層が形成され、従ってエッチングの際に生ずる銅蒸着層の表面の凹凸が少ないためと推定される。

以下、実施例により本発明をさらに詳細に説明する。

#### (実施例1)

第1図に示すように、アルミナ基板1の上にクロム層2および銅層3を真空蒸着し、クロム層2と銅層3から成る蒸着金属層5をエッチして配線パターンを形成した後、電気めっきによりニッケル層6および金層7を被覆し配線リード部8を形

成した。詳細は下記の通りである。

厚さ2mmのアルミナ基板1上に、クロムを厚さ0.03 $\mu$ mに真空蒸着後、純度99.9999%の銅および比較のため99.999%の銅をそれぞれ、基板温度300℃、真空度 $2 \times 10^{-4}$  Torrで、厚さ5 $\mu$ mに真空蒸着後、通常のフォトエッチング法により塩化銅溶液を用いて金属層(銅/クロム層)をエッチし、線幅40 $\mu$ m、線間40 $\mu$ m、長さ30mmの直線状の配線パターン(リード部)1000本を互いに平行に形成した。こうして得られたアルミナ基板1上の銅配線パターンに通常の電気めっき法によりニッケルを0.5 $\mu$ mの厚さに下地めっきした後、金を0.2 $\mu$ mの厚さに電気めっきした。めっき条件は、ニッケルめっきについては標準ワット浴を用い、温度60℃、電流密度2.0A/dm<sup>2</sup>とし、金めっきについてはシアン化金カリウム浴を用い、温度50℃、電流密度1.0A/dm<sup>2</sup>とした。

得られた2種の配線層の電気抵抗および線間容量を測定した。純度99.9999%の銅を用い

た場合は純度99.999%の銅を用いた場合に比し電気抵抗は平均で約15.7%低く、線間容量は約5.2%小さかった。純度99.9999%の銅を用いた場合はそれらの変動も小さかった。  
〔実施例2〕

第2図に示すように、208本のピンを設けたアルミナ基板1の上にクロム層2、銅層3およびクロム層4を順に真空蒸着し、蒸着金属層5(クロム層+銅層+クロム層)をエッチして配線パターンを形成した後、ポリイミド樹脂膜9を被覆し、再びクロム層2a、銅層3aおよびクロム層4aを蒸着により形成し、蒸着金属層5aをエッチして配線パターンを形成した。さらに配線パターンの先端部を除きポリイミド樹脂膜9aを被覆し、先端部には実施例1におけると同様、ニッケルメッキ被膜6と金メッキ被膜7を施した。詳細は下記の通りである。

厚さ2mmのピン付アルミナ基板の表面に、クロムを厚さ0.03 $\mu$ mに真空蒸着後、純度99.9999%の銅および比較のため99.999%

の銅をそれぞれ、基板温度300℃、真空度 $2 \times 10^{-4}$ Torrで、厚さ5 $\mu$ mに真空蒸着し、その上にさらにクロムを厚さ0.03 $\mu$ mに真空蒸着した。3層から成る蒸着金属層を通常のフォトリソ法により塩化銅溶液を用いてエッチし、線幅20 $\mu$ m、線間20 $\mu$ m、長さ30mmの直線状の配線パターン(リード部)1000本を互いに平行に形成した。こうして得られたアルミナ基板上の銅配線パターンの上に厚さ10 $\mu$ mのポリイミド樹脂膜を被覆し、その上に前記と同様の方法で厚さ0.03 $\mu$ mのクロム層、厚さ5 $\mu$ mの銅層および厚さ0.03 $\mu$ mのクロム層から成る配線パターンを形成した。ワイヤボンディングのために配線部の先端部を残してポリイミド樹脂膜で被覆した。配線部のポリイミド樹脂膜で被覆してない先端部には、実施例1と同様の方法により0.5 $\mu$ mの厚さにニッケル下地めっきした後、0.3 $\mu$ mの厚さに金めっきした。

得られた2種のPGAについて、配線層の電気抵抗および線間容量を測定した。純度99.

9999%の銅を用いた場合は純度99.999%の銅を用いた場合に比し電気抵抗は平均で約17.3%低く、線間容量は約7.7%小さかった。

これらのPGAを300℃で30分間加熱後に同様に電気抵抗と線間容量の測定を行ったところ、純度99.9999%の銅を用いた場合は抵抗の増加は3%、容量の増加は1%に過ぎなかった。これに対し純度99.999%の銅を用いた場合は電気抵抗が15%、容量が12%増加した。

#### 〔発明の効果〕

本発明によると、基板上的銅蒸着層のエッチングにより形成された配線層の、電気抵抗が低くしかも線間容量が低い、銅配線セラミック基板を得ることができる。

本発明によると配線層の電気抵抗が低い配線基板が得られるので、回路パターンを微細にすることができる。また、配線基板の銅配線層の線間容量を小さくできるから、電子回路の高速化に対応することができる。本発明は、特にPGA(ピン

グリッドアレイ)の製造に適している。

本発明はセラミック基板上に銅を直接蒸着する場合のみならず、セラミック基板上に設けた他の金属または有機物質、例えばポリイミドの、下地層を介して銅を蒸着する場合にも、有用である。

また本発明は、回路パターンを形成した銅電導層がニッケル等の銅以外の金属のめっき層を有する場合、またこれらの金属めっき層を下地としてさらに金、銀等の貴金属のめっき層を有する場合にも有用である。

本発明は特にセラミック基板上に銅導電層が蒸着される場合に有効であるが、基板がガラス補強エポキシ樹脂、金属から成る場合にも適用可能である。ガラス補強エポキシ樹脂基板の導電部には一般に銅箔が用いられるが、微細配線の場合には気相成膜が有利であるから、本発明を適用できる。

#### 4. 図面の簡単な説明

第1図は実施例1で得られたセラミック基板上の配線層の拡大断面図、第2図は実施例2で得られたピングリッドアレイの配線層の拡大断面図で

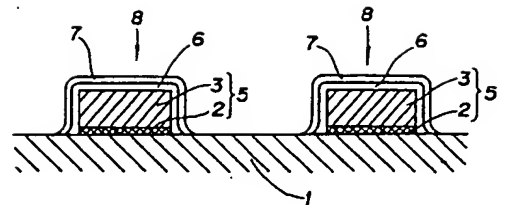
ある。

### 符号の説明

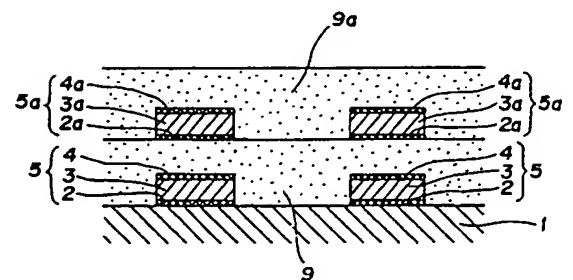
- |                |                |
|----------------|----------------|
| 1.....セラムミック基板 |                |
| 2.....クロム蒸着層   | 2 a.....クロム蒸着層 |
| 3.....銅蒸着層     | 3 a.....銅蒸着層   |
| 4.....クロム蒸着層   | 4 a.....クロム蒸着層 |
| 5.....蒸着金属層    | 5 a.....蒸着金属層  |
| 6.....ニッケルめっき層 |                |
| 7.....金めっき層    |                |
| 8.....配線層      | 9.....ポリイミド層   |

特許出願人 日立電線株式会社  
代理人 弁理士 平田 忠雄  
同 酒井 宏明

第 1 図



第 2 図



- |     |          |
|-----|----------|
| 1   | セラミック基板  |
| 2   | クロム蒸着層   |
| 2 a | クロム蒸着層   |
| 3   | 銅蒸着層     |
| 3 a | 銅蒸着層     |
| 4   | クロム蒸着層   |
| 4 a | クロム蒸着層   |
| 5   | 蒸着金属層    |
| 5 a | 蒸着金属層    |
| 6   | ニッケルめっき層 |
| 7   | 金めっき層    |
| 8   | 配線層      |
| 9   | ポリイミド層   |
| 9 a | ポリイミド樹脂膜 |